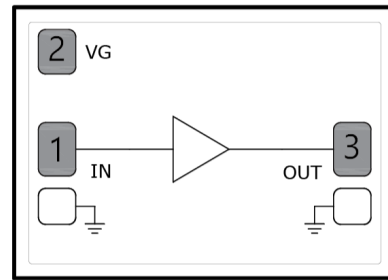


性能特点

- 频率范围：0.1~3.0GHz
- 小信号增益：23 dB(典型值)
- 噪声系数：0.7 dB(典型值)
- P-1dB输出功率：18dBm(典型值)
- 饱和输出功率：20.5dBm(典型值)
- 输出OIP3：31dBm(典型值)
- 供电：+5V/52mA(典型值)
- 芯片尺寸：1.0X0.7X0.1 mm

功能原理图



产品介绍

ZXA1033是一款 GaAs pHEMT 低噪声放大器，工作频率覆盖 0.1~3.0GHz，采用+5V单电源供电，具有高功率和低功耗两种工作模式。

高功率模式时 VG 悬空：小信号增益 23dB，噪声系数0.7dB，及具备 18dBm 的 P-1dB 输出能力。低功耗模式时 VG 接地：小信号增益 22.5 dB，噪声系数0.8dB，及具备 17dBm 的 P-1dB 输出能力。

芯片内部无扼流电感及隔直电容，需外部添加扼流电感及隔直电容。

电气特性 ($T_A=+25^{\circ}\text{C}$ ， $V_D=+5\text{V}$)

参数	符号	VG悬空			VG接地			单位	测试条件
		最小值	典型值	最大值	最小值	典型值	最大值		
频率	Freq	0.1	—	3.0	0.1	—	3.0	GHz	
增益	S_{21}	—	23	—	—	22.5	—	dB	
噪声系数	NF	—	0.7	—	—	0.8	—	dB	
输入回波损耗	S_{11}	—	-15	—	—	-12	—	dB	
输出回波损耗	S_{22}	—	-15	—	—	-15	—	dB	
输出1dB压缩点	P-1dB	—	18	—	—	17	—	dBm	
饱和输出功率	P_{SAT}	—	20.5	—	—	20	—	dBm	
输出三阶互调	OIP3	—	31	—	—	27	—	dBm	▲Freq=1MHz $P_{OUT}=0\text{dBm}$
反向隔离度	S_{12}	—	-25	—	—	-25	—	dB	
静态电流	I_D	—	52	—	—	34	—	mA	$V_D=+5\text{V}$

使用限制参数^[1]

参数	极限值
存储温度	-65℃~+150℃
工作环境温度(T_A)	-55℃~+125℃
烧结温度 (30s, 氮气保护)	300℃

ESD 注意事项



ESD 敏感器件

该产品对静电敏感，使用中请采取适当的 ESD 预防措施，以避免性能下降或功能丧失。

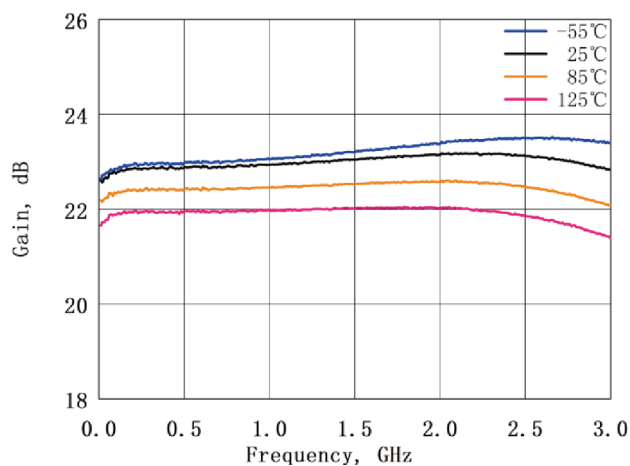
[1] 超过以上任何一项最大限额都有可能造成永久损坏。

建议在线性区或浅饱和区内使用

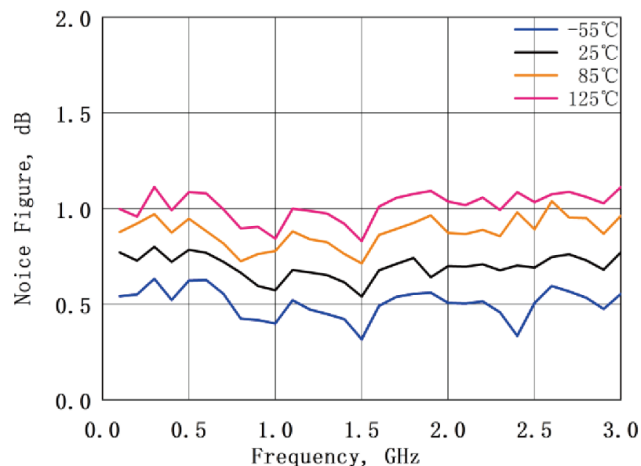
典型测试曲线 ($T_A=+25^{\circ}\text{C}$, $V_D=+5\text{V}$)

高功率模式(VG 悬空)

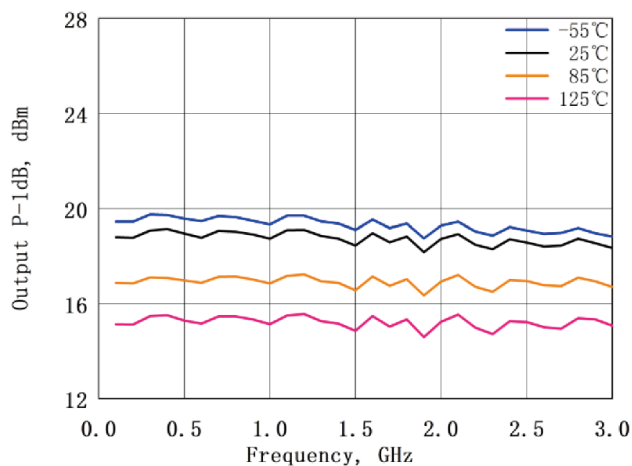
小信号增益 VS 频率



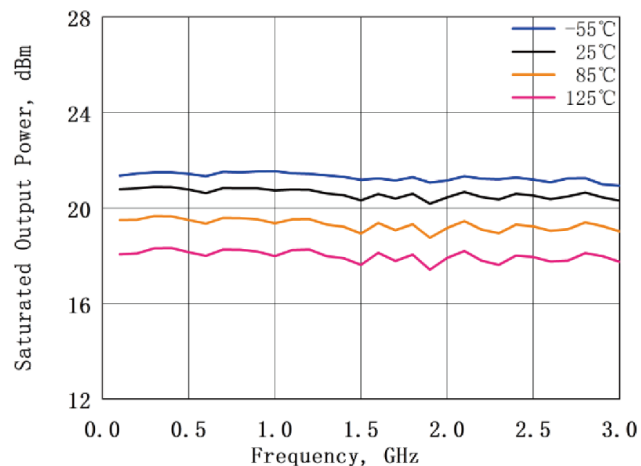
噪声系数 VS 频率



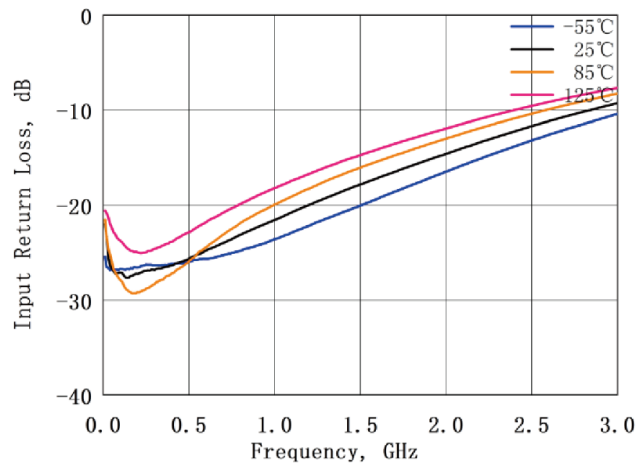
P-1dB输出功率 VS 频率



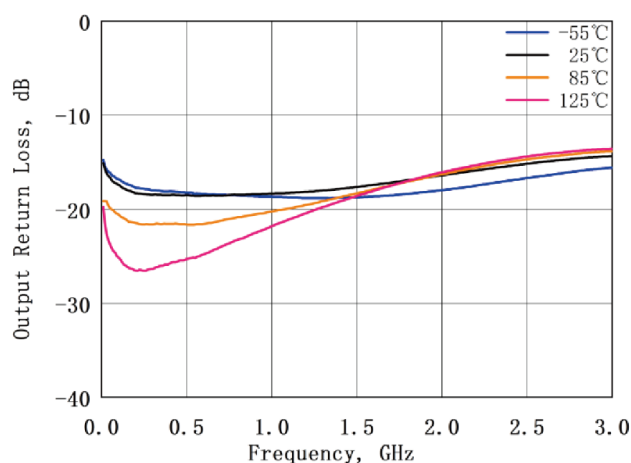
饱和输出功率 VS 频率



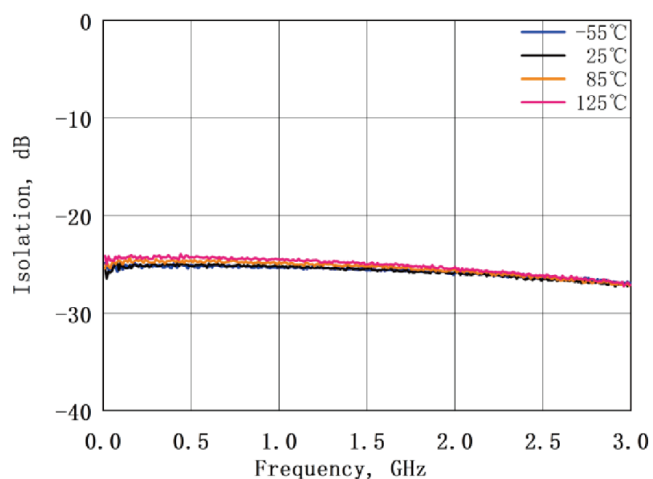
输入回波 VS 频率



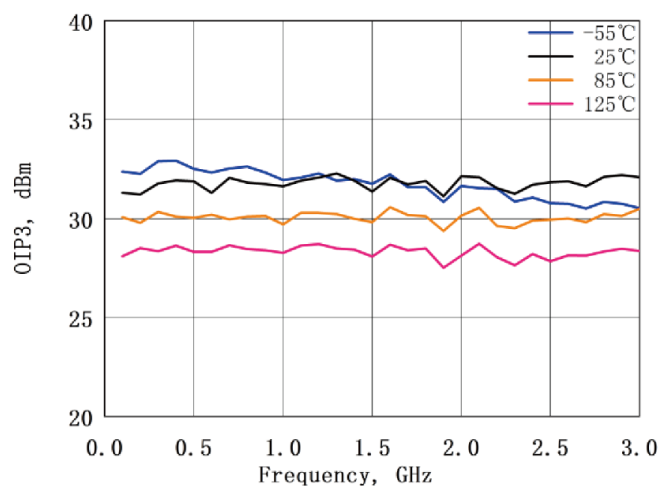
输出回波 VS 频率



反向隔离度 VS 频率

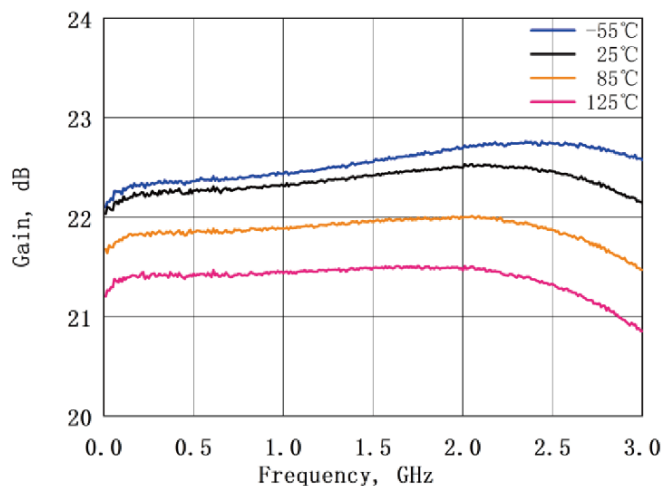


输出OIP3 VS 频率

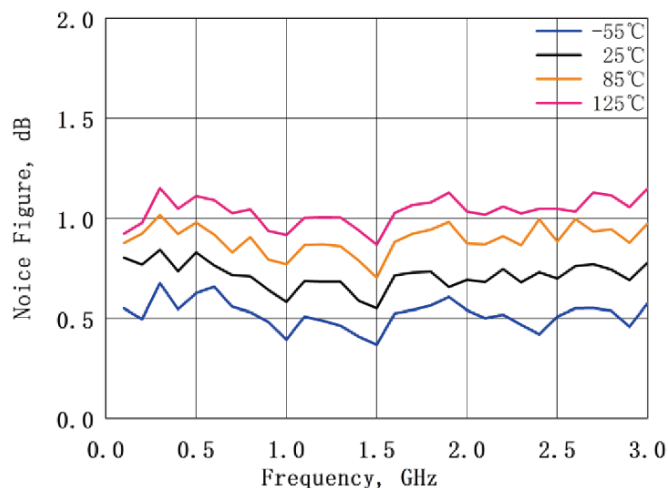


低功耗模式(VG 接地)

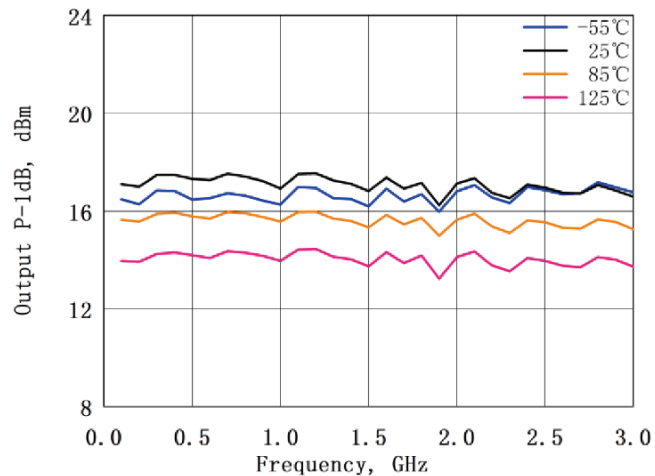
小信号增益 VS 频率



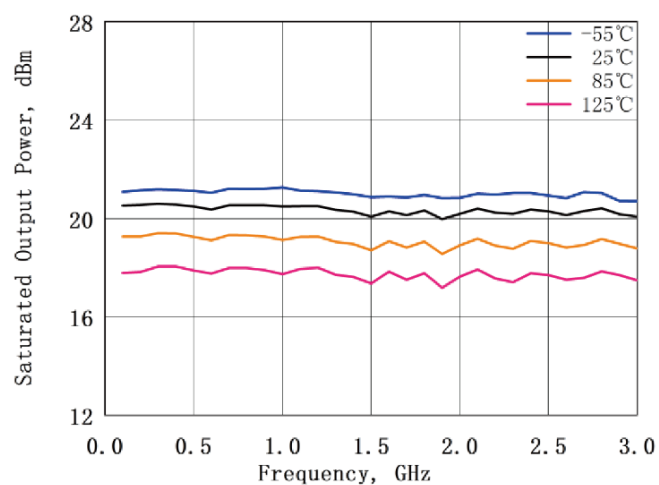
噪声系数 VS 频率

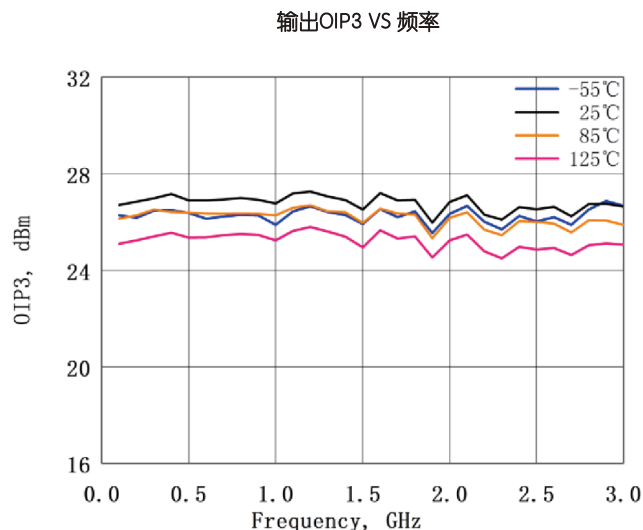
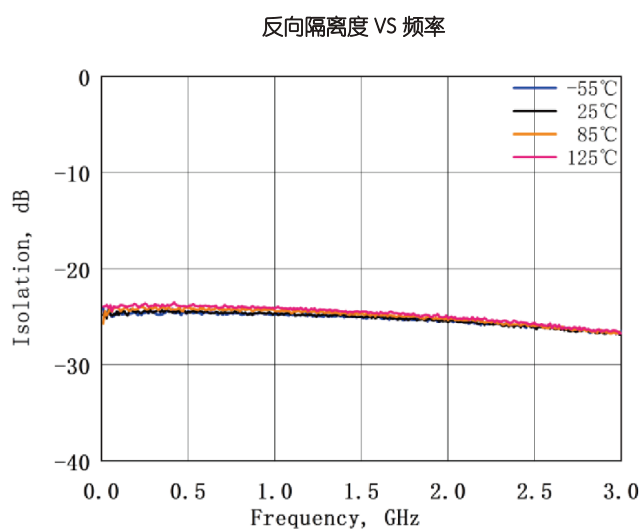
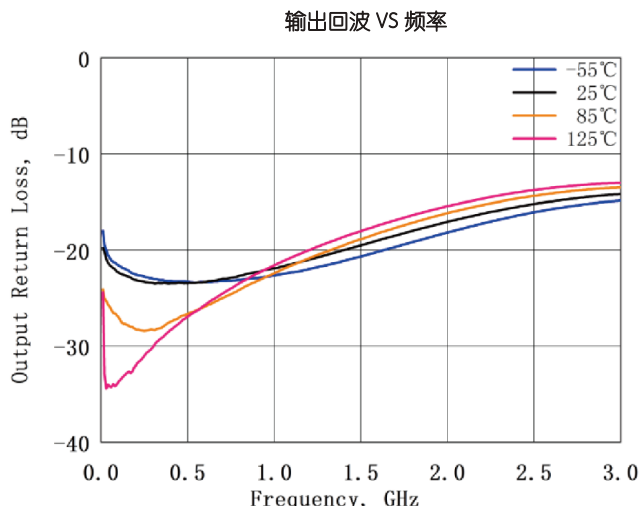
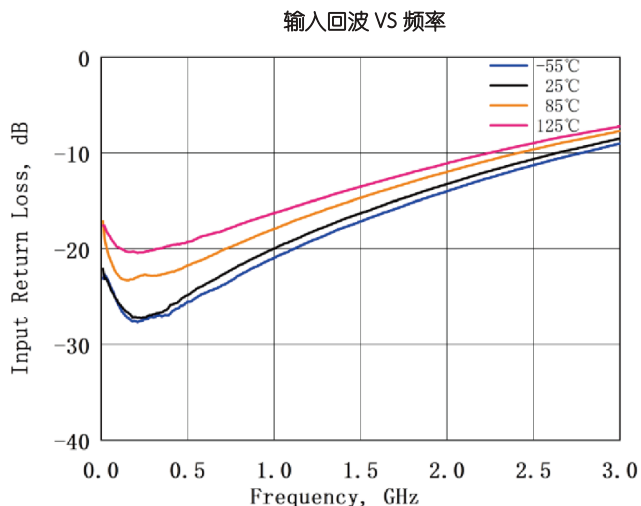


P-1dB输出功率 VS 频率

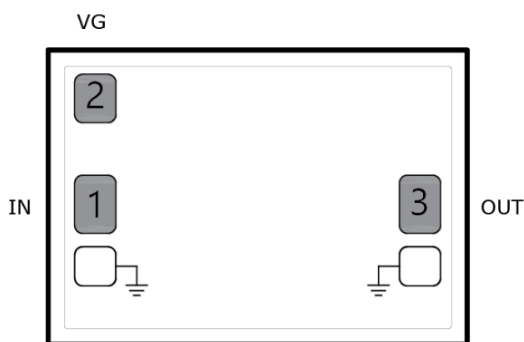


饱和输出功率 VS 频率



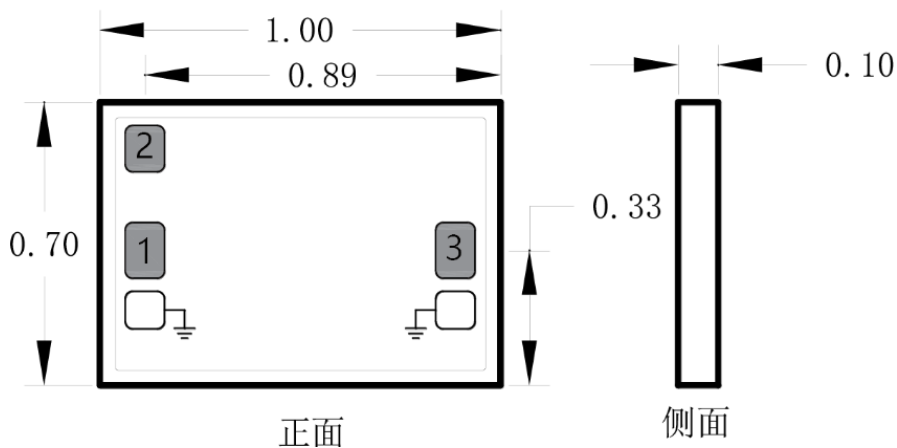


引脚定义及功能



引脚编号	名称	功能描述
1	RFIN	射频输入引脚，外接 50Q 系统，需在外部添加隔直电容
3	RFOUT	射频输出引脚，外接 50Q 系统，需在外部添加隔直电容和扼流电感
2	VG	悬空时为高功率模式；接地时为低功率模式
未标注引脚	GND	探针测试压点
芯片背面	GND	芯片底部需与射频及直流地良好接触

外形尺寸图

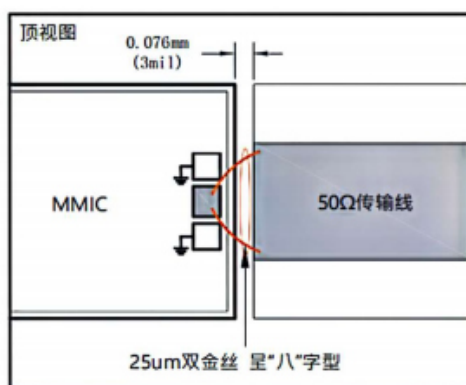
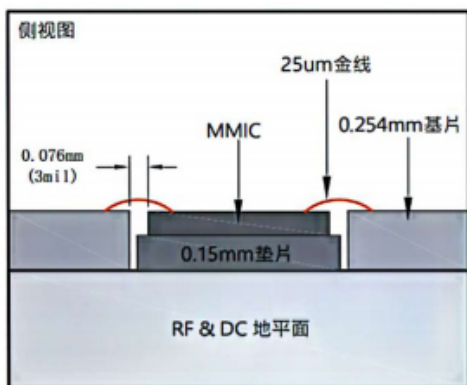


装配建议

裸芯片背面已金属化，可以使用共晶焊料或导电胶直接与地平面直接相连。

当使用介质厚度为0.254mm (10mil) 厚的板材时，建议在芯片下方增加垫片抬高0.150mm (6mil)，使得裸芯片的表面与电路板的表面共面。

垫片直接与地平面相连，材料可以选用铜铝、可伐或其他合金。



微带电路应该尽量与裸芯片靠近，以缩短键合线的长度，通常裸芯片与板材的间隙建议控制在0.076mm (3mil) 以内。

金丝键合推荐使用25um (1mil) 的金丝。为实现良好的回波损耗，建议键合双丝，金丝落点尽量靠近微带线边缘，使得双丝呈“八”字形，同时金丝拱高要尽量低。

装配图

