

性能特点

- 输入电压范围：5V ~ 16.5V
- 负载电流能力：1A
- 即时PWM架构，实现快速瞬态响应
- 内部软启动限制浪涌
- Power Good指示
- 输出过温保护和自动恢复

产品简介

ZMP9701DDK是一款高效、600kHz同步Buck-boost DC/DC转换器，质量等级为军级，封装类型为QFN3X4-16，能够提供-10V电压和1A电流，它工作在5V至16.5V的宽输入电压范围内，集成了主开关，具有极低 $R_{DS(ON)}$ 的同步开关和功率电感，以最大限度地减少传导损耗。该芯片还具有完善的保护功能，包括过流保护、短路保护和热保护，保证了工作的可靠性。

电气性能参数

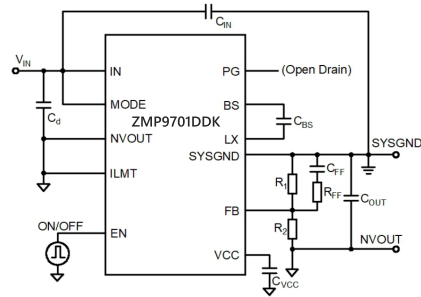
参数	符号	测试条件		最小值	典型值	最大值	单位
输入电压范围	V_{IN}		*	5		16.5	V
输入开启电压	V_{UVLO}					5	V
开启电压滞环宽度	V_{HYS}				0.4		V
NVOUT范围	NVOUT			-10		-2	V
反馈电压基准	V_{REF}			0.594	0.6	0.606	V
低边MOS限流点	ILIM				1.2		A
输出功率范围	P_{OUT}			0		6.5	W
工作频率	F_{SW}		*	480	600	720	kHz
EN上升阈值	V_{EN_R}				1.2		V
EN下降阈值	V_{EN_F}				0.8		V
MODE上升阈值	V_{MODE_R}			$V_{CC}-0.8$			V
MODE下降阈值	V_{MODE_F}					0.8	V
最小导通时间	T_{ON_MIN}				50		ns
最小关断时间	T_{OFF_MIN}				150		ns
Power Good延时	T_{PG_R}	由低到高			300		μs
	T_{PG_F}	由高到低			10		μs
过温保护滞环宽度	T_{HYS}				30		$^{\circ}C$
过温保护点	T_{SD}	OTP模式：自动恢复			150		$^{\circ}C$

(测试条件 $V_{IN}=12V$, $NVOUT=-5V$, $I_{OUT}=1A$, $C_{OUT}=44\mu F$, $T_A=25^{\circ}C$, $MODE=High$, *标识代表全工作温度范围内规格)

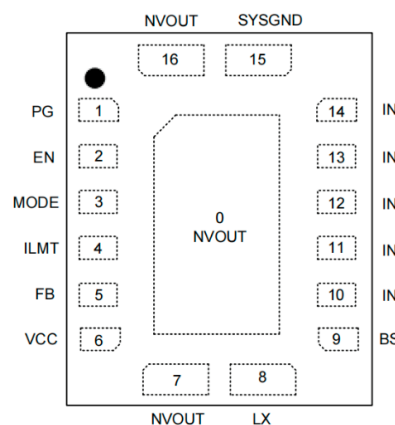
使用限制参数

项目	数值
BS-LX, VCC, FB	-0.3V ~ 4V
All Other Pins	23V
耗散功率: $P_D@T_A=25^{\circ}C$	4.1W
热阻(Note): θ_{JA}	$30^{\circ}C/W$
热阻(Note): θ_{JC}	$5.2^{\circ}C/W$
最大结温	$150^{\circ}C$
最大引脚温度(焊接时, 10秒)	$260^{\circ}C$
存储温度	$-65^{\circ}C \sim 150^{\circ}C$
输入电压范围	5V ~ 16.5V
推荐结温范围	$-55^{\circ}C \sim 125^{\circ}C$

典型电路



引脚图(俯视) (QFN3×4-16)

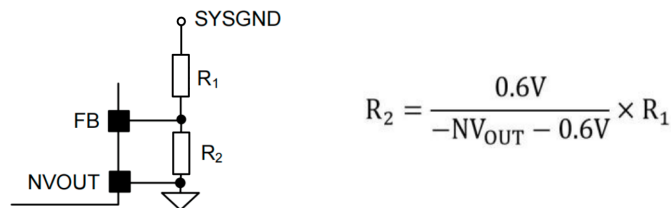


引脚定义

脚位名称	脚位编号	功能描述
PG	1	Power good指示脚，输出电压在稳压点的90% ~ 120%以内时开漏输出
EN	2	使能脚，置高时IC工作，切勿悬空
MODE	3	轻载工作模式选择，置低时PFM工作，置高时FCCM工作，切勿悬空
ILMT	4	输出电流限制阈值选择，建议与NVOUT相连
FB	5	输出反馈脚，连接在电阻分压器的中间点
VCC	6	内部3.3V LDO输出，为内部模拟电路和驱动电路供电。与NVOUT之间接一个1μF的陶瓷电容
NVOUT	0, 7, 16	输出脚，与SYSGND之间至少接入44μF的陶瓷电容
LX	8	开关节点
BS	9	自举电容脚，推荐接0.1μF陶瓷电容到LX
IN	10, 11, 12, 13, 14	输入脚，与NVOUT之间接一个2.2μF的陶瓷电容，与SYSGND之间至少接入4.7μF的陶瓷电容
SYSGND	15	接地脚

原理描述

输出电压设定：通过选择合适的分压电阻R₁和R₂来调整输出电压，为了减小分压电阻的损耗，通常R₁和R₂的阻值会介于10kΩ到1MΩ。举例来说，如果-NVOUT为5V，先选择R₁=100k，然后根据下面的公式，可以计算得到R₂=13.7k。



Power Good指示功能：Power Good指示是一个连接到反馈信号的窗口比较器控制的开漏输出。如果V_{FB}大于V_{PG}且小于120%V_{REF}(典型值)，至少在Power Good延迟时间内，PG将是高阻抗。如果输入电源作为上拉源，建议在该引脚和IN之间接一个100kΩ的电阻。

自举电容C_{BS}：该电容用于内部的自举供电，为上管MOSFET提供驱动电压。通常会采用100nF的低ESR的陶瓷电容，接在BS和LX脚之间。

VCC线性稳压器：3.3V内部线性稳压器由输入电压供电，为内部栅极驱动器、PWM逻辑、模拟电路和其他模块供电。建议从VCC连接一个1μF的低ESR的陶瓷电容到NVOUT。

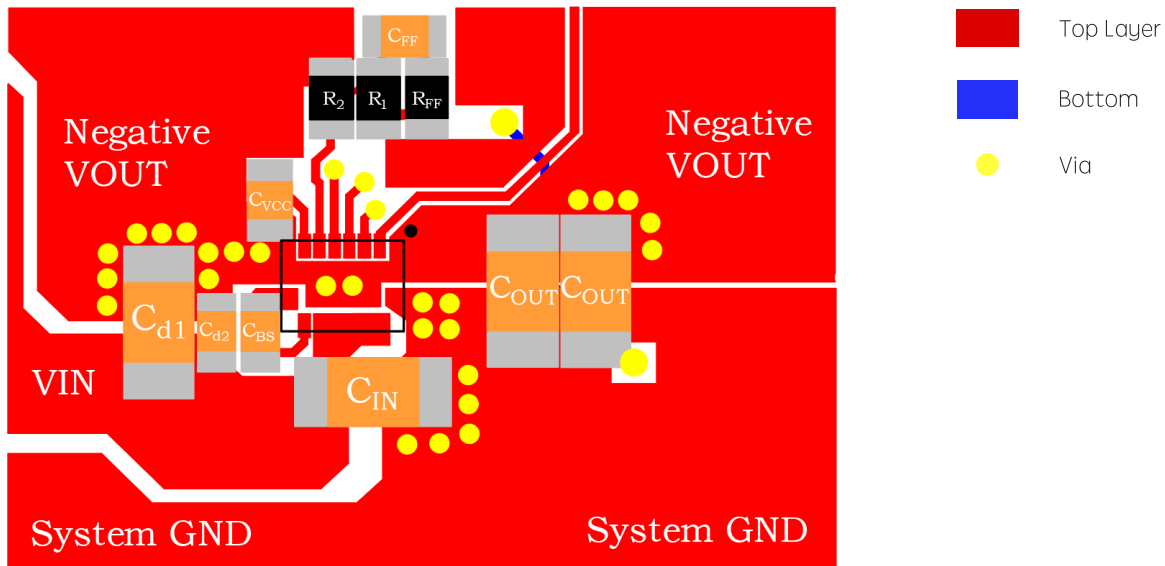
输入电容C_{IN}：由于功率级造成的干扰，需要输入滤波电容C_d来保证内部控制电路的稳定运行。为了获得最佳性能，建议使用额定电压50V、容量大于2.2μF的X7R材质或更好等级的陶瓷电容。为了尽量减少噪声干扰，输入电容应放置在非常靠近IN和NVOUT引脚的位置，以尽量减少C_d和IN/NVOUT引脚形成的回路面积。输入滤波电容C_{IN}需要降低输入端的纹波电压，平滑输入电源产生的开关电流，并降低潜在的EMI。为了获得最佳性能，建议使用额定电压25V、容量大于或等于4.7μF的X7R材质或更好等级的陶瓷电容。为了尽量减少潜在的噪声问题，该陶瓷电容应放置在非常靠近IN和SYSGND引脚的位置，以尽量减少C_{IN}和IN/SYSGND引脚形成的回路面积。

输出电容C_{OUT}：选择输出电容以降低输出纹波噪声。在选择这种电容时，必须同时考虑稳态纹波和瞬态要求。为了获得最佳性能，建议使用X7R或更高等级的陶瓷电容，额定电压为16V，容量大于44μF。将此陶瓷电容放置在非常靠近SYSGND和NVOUT引脚的位置，以最大限度地减少C_{OUT}和SYSGND/NVOUT引脚形成的回路面积。

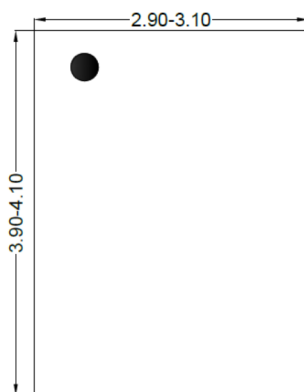
PCB Layout布局要求

ZMP9701DDK的布局相对简单，为了获得最佳的性能，建议参考以下的方法：

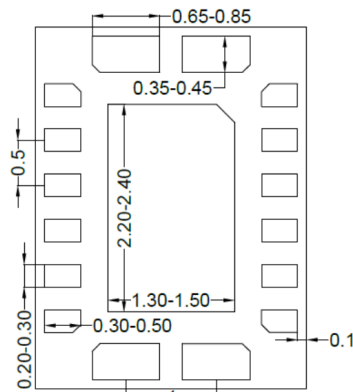
- (1) 保证所有功率走线尽可能的短和宽；
- (2) 为了获得较好的热性能，建议选用两层或四层PCB布板，同时与芯片NVOUT和SYSGND连接的PCB敷铜需要尽量增加厚度和面积；
- (3) C_{IN} 必须靠近引脚IN和SYSGND，必须使 C_{IN} 和SYSGND形成的环路面积最小；
- (4) C_{OUT} 必须靠近引脚SYSGND和NVOUT，必须使 C_{OUT} 和NVOUT形成的环路面积最小；
- (5) C_d 必须靠近引脚IN和NVOUT，必须使 C_d 和NVOUT形成的环路面积最小；
- (6) 将FB组件(R_1 、 R_2 、 R_{FF} 和 C_{FF})尽可能靠近FB，FB走线应该尽量远离LX。



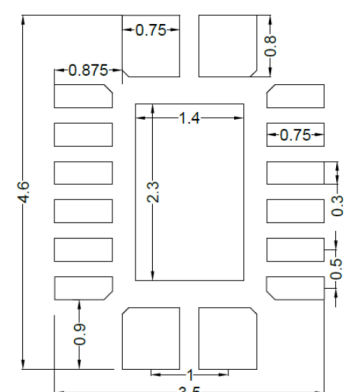
QFN3×4-16 封装尺寸(mm)



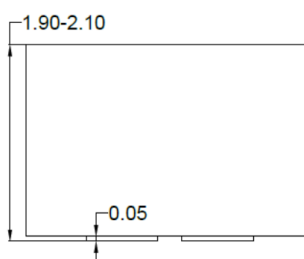
俯视图



仰视图



PCB 建议尺寸 (仅供参考)



侧视图