

性能特点

- 输入电压范围：4V ~ 36V
- 极低的导通阻抗：25/12m Ω
- 输出电流：8A平均电流
- 具有快速动态响应

产品简介

LXP8224BDY是一款高效率同步整流降压电源芯片，质量等级为军级，封装类型为QFN3.5x3.5-20。输入电压范围为4V到36V，可输出8A平均电流。其频率可选，可以通过改变引脚状态选择350kHz或者500kHz频率。LXP8224BDY可以选择轻载降频和定频模式，分别应对轻载高效和无低频纹波的需求。具有软启动时间可调，输出限流点可调，外置使能控制，提供PG功能。有完善的保护功能，如峰值电流保护，短路保护，热保护，可自恢复。

电气性能参数

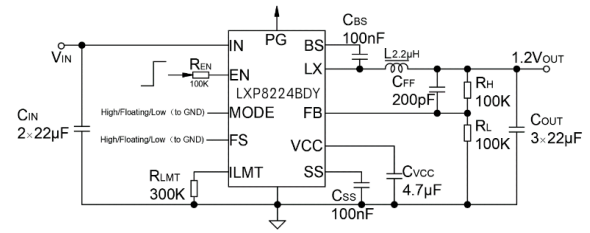
参数	符号	测试条件		最小值	典型值	最大值	单位
输入电压范围	V _{IN}		*	4.0		36	V
输入开启电压	V _{UVLO_ON}	V _{IN} 上升	*			4.0	V
					3.55	3.9	V
开启电压滞环宽度	V _{HYS}				0.3		V
静态电流	I _Q	V _{FB} =1V, V _{EN} =3V			70		μ A
			*			200	μ A
关断电流	I _{SHDN}	V _{EN} =0V			0.8		μ A
			*			10	μ A
反馈电压基准	V _{REF}			0.594	0.6	0.606	V
			*	0.585		0.615	V
高边MOS内阻	R _{DS(ON)_P}				25		m Ω
低边MOS内阻	R _{DS(ON)_N}				12		m Ω
低边MOS谷底限流点范围	I _{LIM_BOT_RNG}	R _{LMT} =300 ~ 600k Ω		6		12	A
低边MOS谷底限流点精度		R _{LMT} =300k Ω		9.6	12	14.4	A
低边MOS负电流限流点	I _{NEG_LIM}	MODE=High		4.2			A
工作频率	F _{OSC}	FS脚悬空		400	500	600	kHz
软启动时间	T _{SS}	SS脚悬空		0.7	1	1.3	ms
使能“高”电压	V _{EN_ON}		*	1.5			V
使能“低”电压	V _{EN_OFF}		*			0.4	V
MODE“高”电压	V _{MODE_H}		*	3			V
MODE“低”电压	V _{MODE_L}		*			0.4	V
最小导通时间	T _{ON_MIN}				80		ns
最小关断时间	T _{OFF_MIN}				160		ns
过温保护点	T _{SD}				150		°C
过温保护滞环宽度	T _{HYS}				15		°C

(测试条件V_{IN}=12V, V_{OUT}=1.5V, I_{OUT}=1A, C_{OUT}=2x22 μ F, T_A=25°C, *标识代表全工作温度范围内规格)

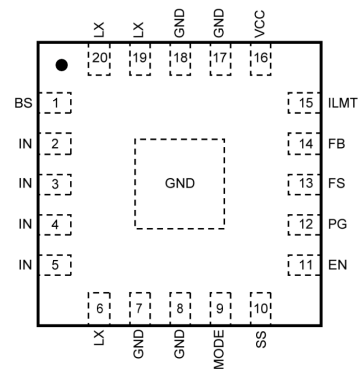
使用限制参数

项目	数值
IN, LX, EN, PG, MODE	-0.3V ~ 40V
VCC, BS-LX, FB, ILMT, FS, SS	-0.3V ~ 4V
耗散功率: P _D @T _A =25°C	3.6W
热阻(Note): θ_{JA}	28°C/W
热阻(Note): θ_{JC}	4°C/W
最大结温	150°C
最大引脚温度(焊接时, 10秒)	260°C
存储温度	-65°C ~ 150°C
输入电压范围	4V ~ 36V
推荐结温范围	-55°C ~ 125°C

典型电路



引脚图(俯视) (QFN3.5x3.5-20)

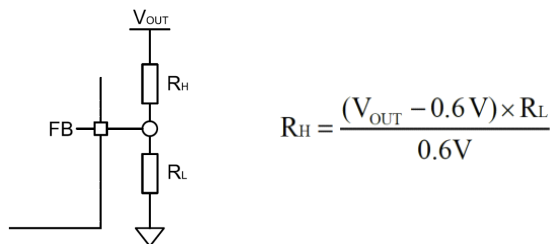


引脚定义

脚位名称	脚位编号	功能描述
BS	1	自举电容脚，通常接100nF陶瓷电容到LX
IN	2, 3, 4, 5	输入供电脚，和GND之间至少加10μF的陶瓷电容
LX	6, 19, 20	开关节点，将电感接到该脚
GND	7, 8, 17, 18	功率地
MODE	9	模式选择脚，当该脚置低时，芯片工作在PFM模式；当该脚置高或悬空时，芯片工作在PWM模式
SS	10	软启动时间设置脚。通过接地电容来调节软启动时间， $T_{SS}=C_{SS}(nF) \times 0.6V/6\mu A$ 。若该脚悬空，则默认软启动时间为1ms
EN	11	使能控制脚，置高时芯片工作，切勿悬空
PG	12	输出电压状态指示脚，通过电阻接高电平，当输出电压达到设定范围时，输出高信号，反之输出低信号
FS	13	频率选择脚，当该脚置低时，工作频率为350kHz；当该脚置高或悬空时，工作频率为500kHz
FB	14	反馈脚，用于调节输出电压。 $V_{OUT}(V)=0.6(V) \times (1+R_H/R_L)$
ILMT	15	谷底限流设置脚，谷底电流限流点为3600/RLMT(kΩ)。若该脚悬空，则默认限流点为6A
VCC	16	内部3.3V输出脚，需要外接4.7μF陶瓷电容到GND
Exposed Pad		通常会将其和PCB的GND连接，以获得较好的散热性能

原理描述

输出电压设定：通过选择合适的分压电阻 R_H 和 R_L 来调整输出电压，为了减小分压电阻的损耗，通常 R_H 和 R_L 的阻值会介于10kΩ到1MΩ。举例来说，如果输出电压为5V，先选择 $R_H=100k$ ，然后根据下面的公式，可以计算得到 $R_L=13.7k$ 。



滤波电感L：选择电感要经过以下几个步骤：

(1) 根据电感电流纹波来确定电感量。这里建议按照最大输入平均电流的20% ~ 50%来确定电感电流纹波，电感量可以根据以下公式来确定：

$$L = \frac{V_{OUT}(1 - V_{OUT}/V_{IN,MAX})}{F_{SW} \times I_{OUT,MAX} \times (20\sim 50\%)}$$

LXP8224BDY对电感电流纹波不敏感，所以最终选择的电感量即使和理论计算值有些差异也不会影响性能。需要特别注意的是，当芯片选择PWM强制连续工作模式时，电感量的选取还需保证电路在空载工作时，电感电流最小值不触碰到谷底MOS的负电流限流点 I_{NEG_LIM} ，即需满足下式：

$$\Delta i_L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times F_{OSC} \times L} \quad \frac{\Delta i_L}{2} < |I_{NEG_LIM}|$$

(2) 电感的饱和电流要大于最大电感电流峰值，这里 I_{SAT_MIN} 表示电感需要的最小饱和电流。

$$I_{SAT_MIN} > I_{OUT_MAX} + \frac{\Delta i_L}{2}$$

(3) 为了避免电感过热，选定电感的额定电流要大于实际工作中电感电流的有效值，这里 I_{RMS_MIN} 表示电感需要的最小额定电流。

$$I_{RMS_MIN} > \sqrt{I_{OUT_MAX}^2 + \frac{\Delta i_L^2}{12}}$$

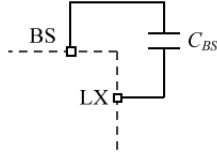
输入电容C_{IN}：输入电容用于滤除输入端的脉动电流，为芯片输入端提供稳定的电压，输入电容量的大小决定了芯片输入端的电压纹波。为了减小干扰，需要将X7R或者更高等级的瓷片电容放在IN和GND之间，并且尽量减小电容和IN/GND构成的回路面积，电容的总容量最好大于10μF。由于陶瓷电容的容量会随着所承受的直流电压而改变，因此实际电路中的电容容量需考虑到直流偏压特性带来的影响。

输出电容C_{OUT}：输出电容的作用是承受电感电流的脉动，减小输出电压纹波，并且要同时兼顾稳态特性和动态特性。在大多数应用中，会采用X7R或者更高等级的陶瓷电容，容量最好大于3x22μF。由于陶瓷电容的容量会随着所承受的直流电压而改变，因此实际电路中的电容容量需考虑到直流偏压特性带来的影响。

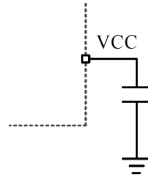
原理描述(续)

轻载状态下的工作模式：可以通过改变MODE脚的状态来设定轻载工作的模式，当MODE脚置高或悬空时，芯片工作在强制连续的模式；当MODE脚置低时，芯片工作在轻载降频模式。

自举电容C_{BS}：该电容用于内部的自举供电，为上管MOSFET提供驱动电压。通常会采用100nF的低ESR的陶瓷电容，接在BS和LX脚之间。



VCC LDO：VCC脚是芯片内部的LDO输出脚，这里需要在VCC和GND之间接一个4.7μF的陶瓷电容在该脚获得稳定的电压。

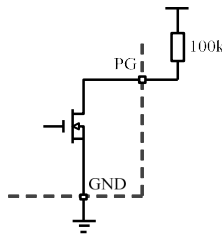


软启动时间：可以通过改变SS和GND之间的电容值来设置软启动时间，当芯片启动时，会向该电容灌入6μA的电流，软启动时间可以根据公式 $T_{SS}(ms) = C_{SS}(nF) * 0.6V / 6\mu A$ 来计算。

过流保护：LXP8224BDY具有谷底电流逐周期保护功能，当芯片内部低边MOS电流超过谷底限流点时，芯片内部高边MOS将不会开启，直到该电流回到安全范围之内。谷底限流点通过以下公式设定：

$$I_{LMT_BOT}(A) = \frac{3600}{R_{LMT}(k\Omega)}$$

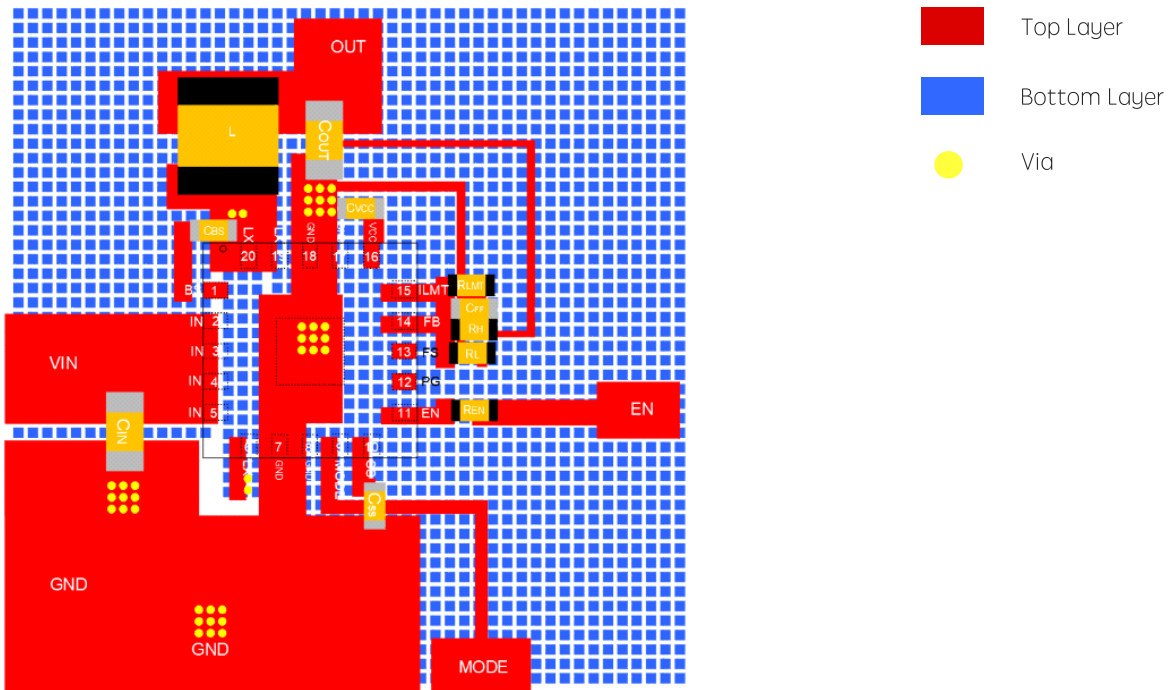
Power Good指示功能：PG脚是内部的MOS的漏极，可通过一个100k的上拉电阻接到高电平。当输出电压达到设定范围时，内部的MOS关断，PG电压置高；反之，内部的MOS开通，PG输出低电平。



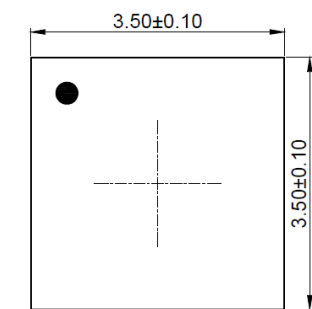
PCB Layout布局要求

LXP8224BDY的布局相对简单，为了获得最佳的性能，建议参考以下的方法：

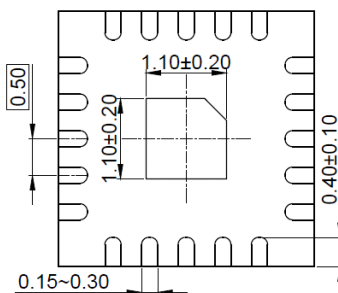
- (1) 保证所有功率走线尽可能的短和宽；
- (2) 为了获得较好的热性能，建议选用两层或四层PCB布板，同时与芯片IN、OUT、PGND、SGND连接的PCB敷铜需要尽量增加厚度和面积；
- (3) 输入电容C_{IN}需要尽量靠近芯片IN脚和GND，其构成的面积需要尽量小，输入电容两端需要增加尽可能多的过孔以进一步降低寄生阻抗；
- (4) 输出电容C_{OUT}需要尽量靠近整流二极管和GND，其构成的面积需要尽量小，输出电容两端需要增加尽可能多的过孔以进一步降低寄生阻抗；
- (5) LX为开关节点，具有丰富的高频成分，因此与LX相连接的PCB铺铜面积需要尽量小，以减少干扰；
- (6) 反馈网络电阻R_H和R_L及其走线需要尽量远离LX，以降低干扰；
- (7) 自举电容C_{BS}需要尽量靠近LX及BS；
- (8) C_{VCC}需要尽量靠近VCC和GND。



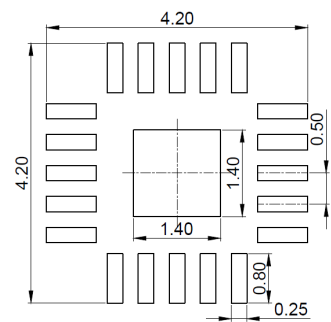
QFN3.5x3.5-20 封装尺寸(mm)



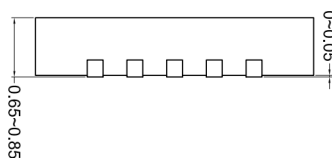
俯视图



侧视图



PCB 建议尺寸 (仅供参考)



底视图